

Module SOC

Objectifs pédagogiques

A la fin du module, l'étudiant sera capable de:

- concevoir, développer et intégrer une application cible dans un System-on-Chip (microcontrôleur + logique programmable) en tenant compte les performances envisagés.

Prérequis

- langage C (niveau bon/moyen)
- langage VHDL et systèmes numériques séquentiels synchrones (niveau débutant)
- installation préalable du Vivado Design Suite (taille environ 25GB) – licence académique uniquement valable durant le cadre du CAS.

Contenu

- VHDL
 - introduction et rappel du VHDL
 - processeur soft core (picoblaze, nanoprocesseur ou autre)
- réalisation d'un module IP en VHDL
 - conception et implémentation d'un IP (Intellectual Property)
 - interfaçage et test de l'IP avec un softcore
- System on Chip
 - conception et implémentation de la partie matérielle dans Vivado Design Suite pour la carte Zedboard
 - programmation de la partie logicielle (processeur hard core) dans Xilinx SDK
 - exemple :
 - intégration de l'IP GPIO (switches, boutons poussoirs, LED)
 - intégration de l'IP crée en VHDL (point 2.)
- mini projet
 - utilisation de l'afficheur OLED
 - projet thermomètre digital
- utilisation d'un OS sur le processeur basé ARM intégré dans le SOC
 - portage du système d'exploitation (par exemple, Linux) sur le processeur et lancement du système
 - exemple d'application
- analyse finale

CAS-SE

Descriptifs de module

- Comparaison des performances matérielles versus logicielles (par exemple, calcul des racines carrées)

Formes d'enseignement

- 40% exposé et exercices théoriques
- 60% pratique

Evaluation

- questionnaire

Organisation

Crédits ECTS	2
Périodes	30 (6 soirs)
Lieu	Neuchâtel
Responsable de module	Nuria Pazos
Intervenant(s)	Nuria Pazos, Olivier Gloriod, Yves Meyer
Dates	selon planification